



MINISTÉRIO DA EDUCAÇÃO
SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE MINAS GERAIS
CAMPUS IBIRITÉ
Rua Mato Grosso, 02 – Bairro Vista Alegre, CEP 32.407-190, Ibirité – Minas Gerais

CONCURSO PÚBLICO DE PROVAS E TÍTULOS
EDITAL ESPECÍFICO 01/2019 - CAMPUS IBIRITÉ

PROVA OBJETIVA - PROFESSOR EBTT
ÁREA/DISCIPLINA: Eletrônica

ORIENTAÇÕES:

1. Não abra o caderno de questões até que a autorização seja dada pelos Aplicadores;
2. A interpretação das questões é parte do processo de avaliação, não sendo permitidas perguntas aos Aplicadores de prova;
3. Nesta prova, as questões são de múltipla escolha, com cinco alternativas cada uma, sempre na sequência a, b, c, d, e, das quais somente uma é correta;
4. As respostas deverão ser repassadas ao cartão-resposta utilizando caneta na cor azul ou preta dentro do prazo estabelecido para realização da prova, previsto em Edital;
5. Observe a forma correta de preenchimento do cartão-resposta, pois apenas ele será levado em consideração na correção;
6. Não haverá substituição do cartão resposta por erro de preenchimento ou por rasuras feitas pelo candidato;
7. A marcação de mais de uma alternativa em uma mesma questão levará a anulação da mesma;
8. Não são permitidas consultas, empréstimos e comunicação entre os candidatos;
9. Ao concluir as provas, permaneça em seu lugar e comunique ao Aplicador de Prova. Aguarde a autorização para devolver o cartão resposta, devidamente assinado em local indicado. Não há necessidade de devolver o caderno de prova;
10. O candidato não poderá sair da sala de aplicação antes que tenha se passado 1h00min do início da aplicação das provas. Só será permitido que o candidato leve o caderno de prova objetiva após 4h00min de seu início;
11. Os três últimos candidatos deverão permanecer em sala até o fechamento da ata e assinatura dos mesmo para fechamento da sala de aplicação.

Considere as Figuras 1 e 2:

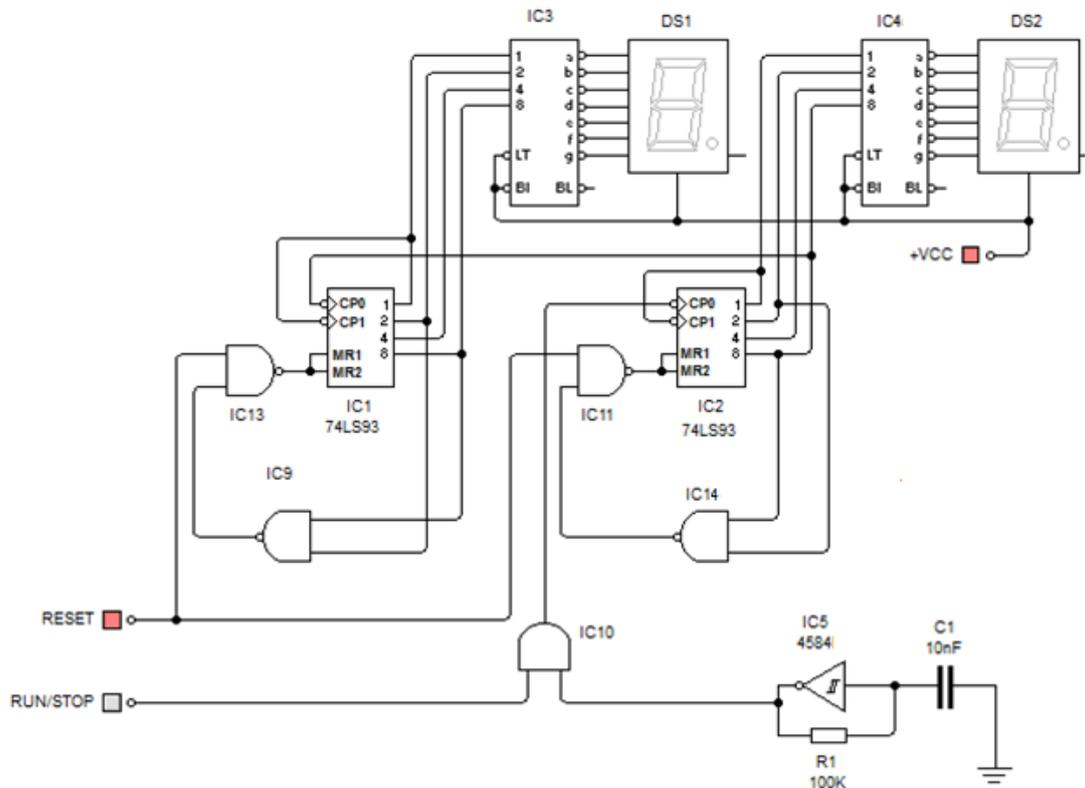


Figura 1- Circuito Lógico



LOGIC DIAGRAM 74LS93

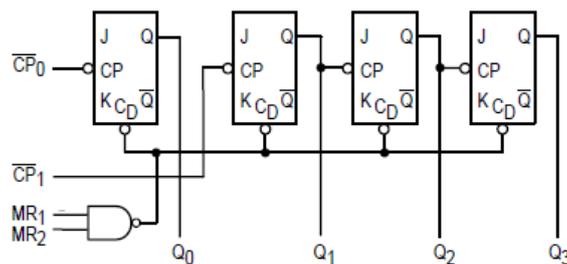


Figura 2- Data Sheet CI 74LS93

A Figura 1 mostra um circuito digital no qual são utilizados dois circuitos integrados 74LS93. A Figura 2 mostra o circuito lógico interno do CI 74LS93, conforme o Data Sheet do fabricante.

Considere a aplicação de níveis lógicos '0' e '1' nas entradas RESET e RUN/STOP. A entrada RESET é utilizada para reinicializar o circuito, enquanto que a entrada RUN/STOP é utilizada para acionar e pausar o seu funcionamento. Ao se aplicar um sinal de nível lógico '1' na entrada RESET, os dígitos dos displays DS1 e DS2 apresentam os valores '00' (zerados). De acordo com o nível lógico aplicado na entrada RUN/STOP ocorre a contagem crescente ou sua pausa em qualquer momento.

Considerando seus conhecimentos de eletrônica digital básica responda as questões 01 e 02, tomando como base as Figuras 1 e 2 e as informações fornecidas.

QUESTÃO 01

Observe atentamente as afirmações apresentadas a seguir e marque a opção **incorreta**.

- a. O circuito digital da Figura 1, apresenta 02 contadores de módulo 10 (MOD10) formando um contador MOD100. A entrada RUN/STOP nada mais é do que um habilitador digital para o oscilador CMOS fornecer os pulsos de *clock* para o circuito.
- b. Os displays DS1 e DS2 são do tipo catodo comum, sendo acionados pelas saídas em nível baixo de IC3 e IC4. Estes circuitos integrados chamados de codificadores para display, recebem os sinais de unidade e dezena em código binário e transformam para o código decimal ou 7 segmentos. Podem ter internamente resistores de *pullup* para proteção das saídas do CI.
- c. As saídas do CI 74LS93 Q0 Q1 Q2 Q3 (respectivamente, pinos 1 2 4 8) tem como MSB Q3(8) e como LSB Q0(1). Caso não haja a ligação entre o pino 1 (Q0) e CP1 no CI IC2, o contador se tornará MOD2. Sem as portas lógicas IC9, IC13, IC14 e IC11 os contadores se tornariam MOD16.
- d. Com o circuito integrado 74LS93 é possível se obter 02 contadores assíncronos: um MOD2 e um MOD8 funcionando de forma independente com o mesmo sinal de *clock* ou com *clocks* diferentes, neste caso MR1 e MR2 podem ser aterrados, pois não serão utilizados.
- e. “Contadores assíncronos, como os utilizados nesta questão, podem ser utilizados de diversas formas e são muito simples de serem construídos, mas apresentam limitações quando usados em alta frequência”. Essa afirmação deve-se ao fato de ocorrer um acúmulo de atrasos devido ao “cascateamento” de flip flops internos, gerando a soma e acúmulo de tempos de atraso de propagação de sinal (*delay time*). Por esta razão, nas aplicações em alta frequência se utilizam contadores síncronos que, por receberem pulsos de *clock* ao mesmo tempo, reduzem os erros de contagem presentes nos contadores assíncronos.

QUESTÃO 02

Ainda sobre o circuito apresentado nas Figuras 1 e 2, marque a opção **incorreta**:

- a. Caso fosse utilizado ao invés do CI 74LS93 um CI 74HCT93, as características de funcionamento do circuito como um todo não mudariam, pois, os dois CIs são da mesma família lógica, apresentando as mesmas características dinâmicas de operação.
- b. A tensão de alimentação deste circuito se limita a +5 V CC devido ao CI 74LS93. Se fossem utilizados apenas componentes da família lógica do CI IC5 (4584) a tensão de alimentação poderia ser de valores diferentes como, por exemplo, 9, 12 ou 15 V CC.
- c. A tecnologia de fabricação do CI 74LS93 está baseada em corte e saturação de transistores bipolares, sendo um controle de operação por corrente, enquanto que no CI 4584 o controle de operação é feito por campo elétrico. Respectivamente, os CIs são das famílias TTL e CMOS.
- d. Famílias e subfamílias lógicas do tipo do CI 74LS93 em relação às do CI 4548 apresentam maior dissipação de potência elétrica, mas são mais rápidas em termos de transição de níveis lógicos, além de apresentarem imunidade à eletricidade eletrostática.
- e. Considerando a utilização neste circuito, na temperatura ambiente e na tensão de alimentação de +5 V CC, um circuito integrado militar 5493 poderia substituir o 74LS93 sem apresentar problemas de funcionamento.

QUESTÃO 03

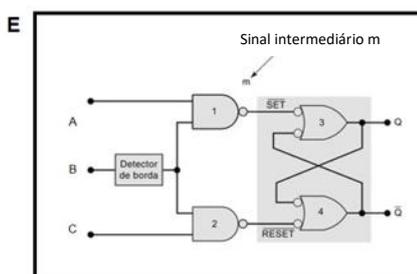
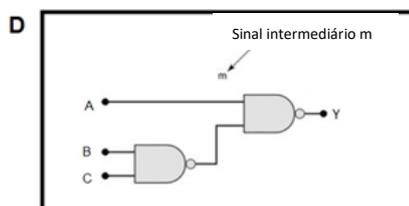
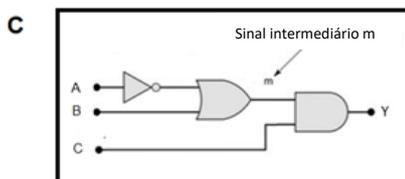
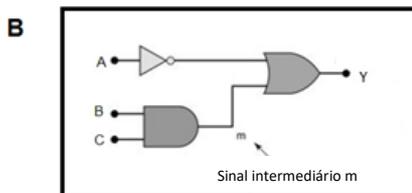
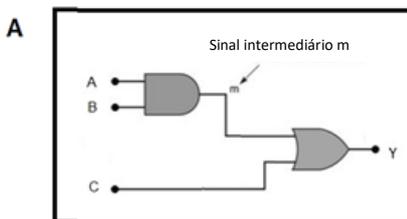
Considere o sinal intermediário 'm' no programa abaixo:

```

1  ENTITY figura IS
2  PORT ( a, b, c :IN BIT;
3  Y      :OUT BIT);
4  END figura;
5
6  ARCHITECTURE quest OF figura IS
7
8      SIGNAL m :BIT;
9
10 BEGIN
11     m <= a AND b;
12     Y <= m OR c;
13 END quest;

```

O circuito descrito pela linguagem VHDL acima é representado pela letra:



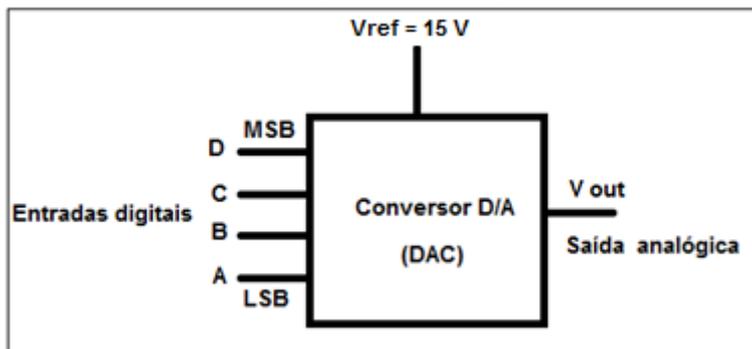
QUESTÃO 04

Considerando a linguagem VHDL, observe as afirmações a seguir e marque a opção **correta**:

- O VHDL é uma lógica de programação de computadores e pode fazer o mesmo que o AHDL, ambas são linguagens padrão IEEE.
- O primeiro item que aparece no topo de uma lista em HDL é a descrição funcional e o tipo de um objeto determina se ele é uma entrada ou uma saída.
- Nós internos são os que foram eliminados e jamais serão usados novamente. Cada interseção de uma matriz de comutação pode ser programada como um circuito aberto ou em curto circuito entre uma linha e uma coluna.
- O modo de um objeto determina se ele é uma entrada ou saída. “Sinais locais” é um outro nome para variáveis intermediárias.
- O cabeçalho é um bloco de comentários destinado a documentação de informações do projeto, sendo assim descartável. Os caracteres &, #, ! e \$ são de extrema importância no VHDL pois são as funções lógicas básicas.

QUESTÃO 05

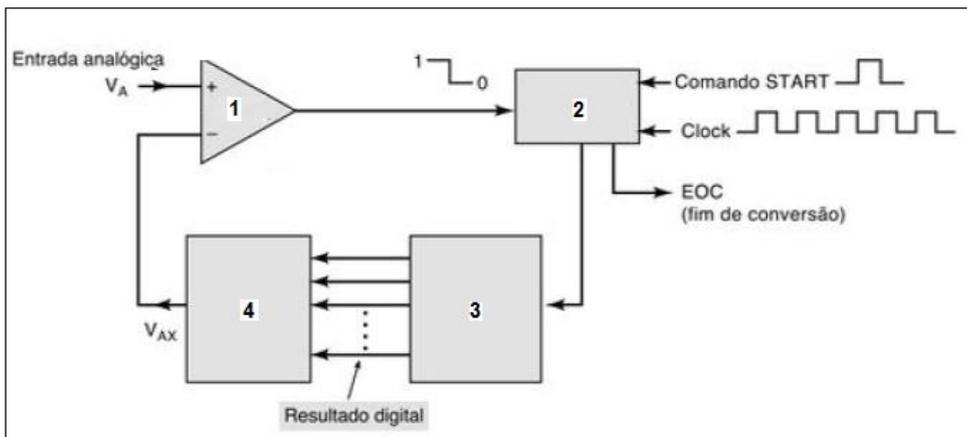
No DAC (*Digital Analog Converter*) da Figura abaixo, considerando o fator de proporcionalidade K igual a 1 V e tensão de referência igual a 15 V, qual o valor binário aplicado na entrada digital $DCBA_2$ que gera uma tensão de contínua de nível TTL?



- 1101
- 0111
- 0101
- 1010
- 1000

QUESTÃO 06

Considere o diagrama de blocos a seguir. Escolha entre as opções a que associa o algoritmo ao nome do bloco do DAC na forma e sequência correta (1, 2, 3, 4):



- (1) Amplificador operacional na configuração de comparador, (2) Unidade de controle, 3 Registrador, (4) Conversor digital para analógico.
- (1) Amplificador operacional na configuração de subtrator, (2) Unidade de controle, (3) Registrador, (4) Conversor digital para analógico.
- (1) Amplificador operacional na configuração somador, (2) Unidade de controle, (3) Contador síncrono, (4) Conversor digital para analógico.
- (1) Amplificador operacional na configuração integrador, (2) Unidade lógica aritmética, (3) Ring Counter, (4) Somador digital.
- (1) Amplificador operacional na configuração de comparador, (2) unidade de controle, (3) contador assíncrono, (4) conversor digital para analógico.

QUESTÃO 07

Considerando os dispositivos PLDs, PALs, CPLDs e FPGAs, analise atentamente as afirmações a seguir e marque a opção em que as siglas completam as lacunas do texto.

- Os _____, também chamados de arranjos multiníveis, são dispositivos que combinam um número de circuitos PAL em um mesmo chip. Os próprios blocos lógicos têm conexões AND programáveis e conexões OR fixas com um menor número de termos do que a maioria dos dispositivos PAL.
- Os _____ têm as mesmas matrizes AND e OR que as PROMs; entretanto as conexões para a entrada das portas AND são programáveis, enquanto que as conexões para as entradas OR são permanentes.
- Os _____ são CIs que contém um grande número de portas lógicas, flip flops e registradores interconectados no chip. Muitas dessas conexões são fusíveis e podem ser queimados.
- Os _____ oferecem um número de blocos lógicos configuráveis que contem lógica combinacional programável e registradores para circuitos sequenciais. Existe um conjunto de blocos entrada / saída que pode ser configurado como entrada, saída ou bidirecional. As saídas são do tipo tristate e os registradores podem ser usados para armazenar os dados de saída ou entrada. Esses blocos configuráveis podem ser interconectados para implementar praticamente qualquer circuito lógico.

- FPGAs, PALs, PLDs, CPLDs
- CPLDs, PLDs, PALs, FPGAs
- PALs, PLDs, FPGAs, CPLDs
- PLDs, PALs, FPGAs, CPLDs
- CPLDs, PALs, PLDs, FPGAs

QUESTÃO 08

Considerando os dispositivos de lógica programável, analise atentamente o texto a seguir e marque a opção de dispositivo que completa o texto da forma **correta**.

“As tecnologias de programação usadas em dispositivos _____ incluem SRAM, *flash* e antifusível (*antifuse*), sendo SRAM a mais comum. Dispositivos baseados em SRAM são voláteis e, portanto exigem que o _____ seja reconfigurado (programado) quando energizados.”

- a. FPGAs: *field programmable gate arrays*.
- b. SPLDs: *simple programmable logic devices*.
- c. CPLDs: *complex programmable logic devices*.
- d. HCPLDs: *high-capacity programmable logic devices*.
- e. PAL: *programmable array logic*.

QUESTÃO 09

Sobre a arquitetura interna dos microcontroladores, leia com atenção as afirmações e marque a opção **correta**.

I. A arquitetura Harvard separa as memórias de dados e de programa, desta forma, tem-se um barramento (bus) para dados e outro para programa. Isto permite que o microcontrolador carregue na CPU o “operador”+“operando” em um único ciclo de máquina.

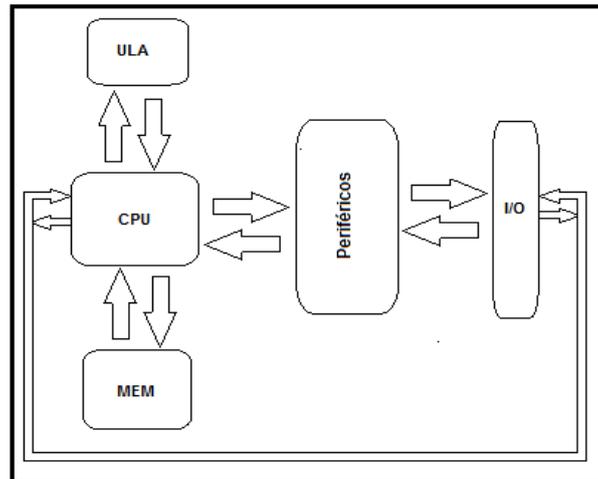
II. Na arquitetura “Van Neumann” as memórias de dados e de programa utilizam o mesmo barramento. Assim, o microcontrolador necessita de mais ciclos para carregar o “operador” e o “operando”.

III. A arquitetura Harvard é a utilizada nos microcontroladores PIC, enquanto que Von Neumann é adotada nos microcontroladores 8051.

- a. Somente a afirmativa I está correta.
- b. Somente a afirmativa II está correta.
- c. Somente as afirmativas I e II estão corretas.
- d. As afirmativas I e II estão incorretas.
- e. Todas as afirmativas estão corretas.

QUESTÃO 10

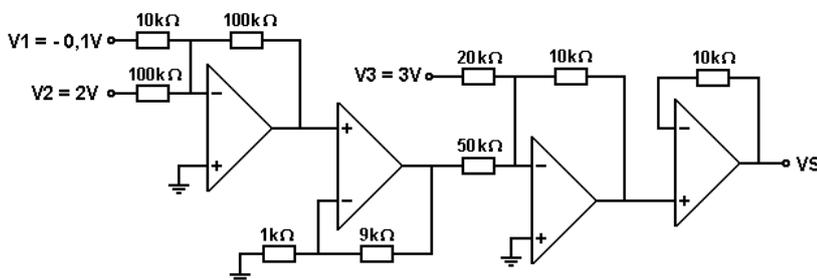
Considerando o diagrama básico de um microcontrolador, a seguir, marque a opção **incorreta**.



- CPU - A CPU ou “Unidade de processamento central” é responsável por todo o processamento de dados do microcontrolador. É ela que interpreta os comandos, faz a leitura de dados e ativa as portas de I/O ou periféricos quando necessário.
- ULA - A Unidade de lógica e aritmética realiza todos os cálculos que envolvam registros e ou lógica para tomada de decisões. Ela é ligada e controlada pela CPU.
- CPU - A CPU ou “Unidade de processamento central” é responsável por todo o processamento de dados do microcontrolador. É ela que interpreta os comandos, faz a leitura de dados e ativa as portas de I/O ou periféricos quando necessário.
- I/O - O barramento de I/O (entrada / saída) é responsável pela “entrada” e “saída” de dados da CPU. Pode-se receber ou enviar informações através dela.
- Periféricos – portas de comunicação, portas de conversão A/D, saídas com temporização (timers) entre outras formas de comunicação com mundo externo.

QUESTÃO 11

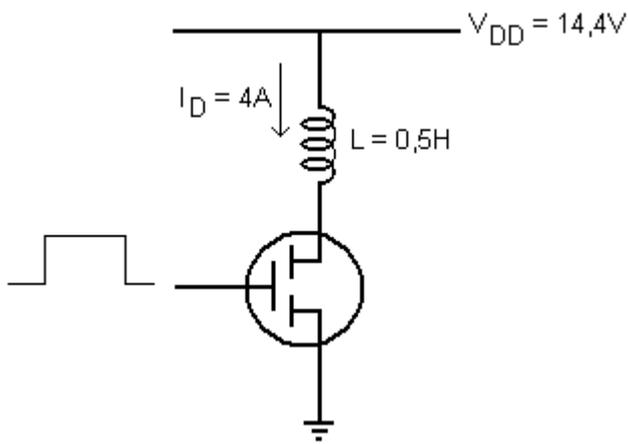
A Figura abaixo mostra um circuito de computação analógica usado no controle de uma máquina industrial. Considerando os sinais de entrada mostrados no circuito e assumindo condições ideais, qual é a saída V_S , em volts?



- $V_S = 0,5\text{ V}$
- $V_S = 0\text{ V}$
- $V_S = -3\text{ V}$
- $V_S = 3,5\text{ V}$
- $V_S = -1\text{ V}$

QUESTÃO 12

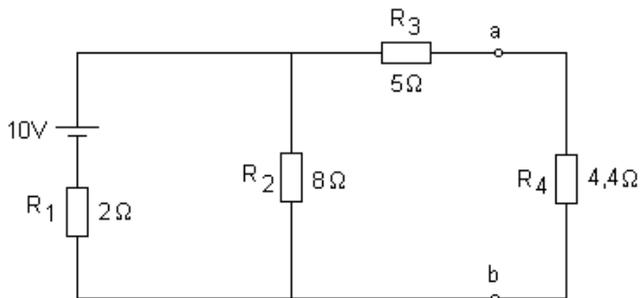
A Figura abaixo mostra um transistor MOSFET de potência comutando uma carga indutiva de 0,5 H. Quando o transistor estiver operando no estado de plena condução, a energia armazenada no indutor será de:



- a. 1 J
- b. 2 J
- c. 3 J
- d. 4 J
- e. 5 J

QUESTÃO 13

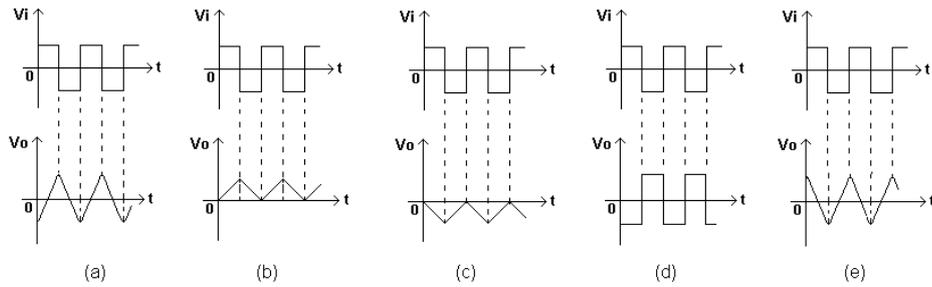
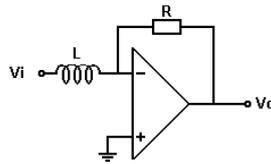
A Figura mostra uma rede elétrica composta de fonte de CC e resistores associados. Usar o teorema de Thevenin para determinar, respectivamente, os valores de V_{th} e R_{th} conforme visto entre os terminais a e b, assim como a corrente circulante no resistor de 4,4 Ω :



- a. 10 V, 10 Ω e 0,7 A
- b. 8 V, 6,6 Ω e 0,8 A
- c. 8 V, 8 Ω e 0,7^a
- d. 8 V, 7 Ω e 1 A
- e. 8 V, 10 Ω e 0,8 A

QUESTÃO 14

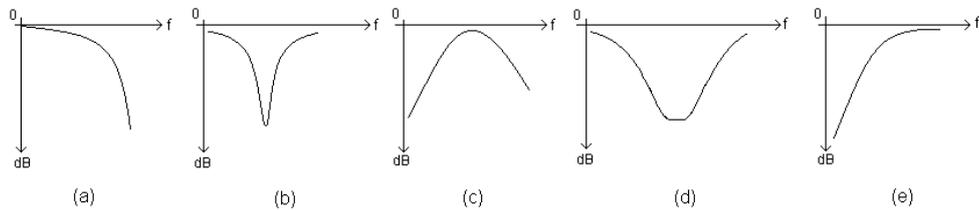
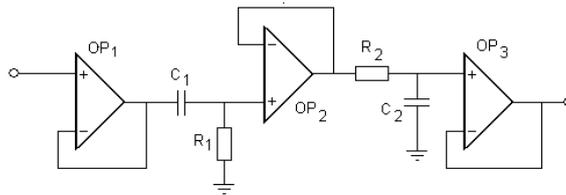
A Figura mostra um amplificador operacional excitado por uma onda quadrada V_i . Assumindo condições ideais, identificar o gráfico que relaciona os sinais de entrada e de saída do amplificador:



- a. Opção (a)
- b. Opção (b)
- c. Opção (d)
- d. Opção (e)
- e. Opção (c)

QUESTÃO 15

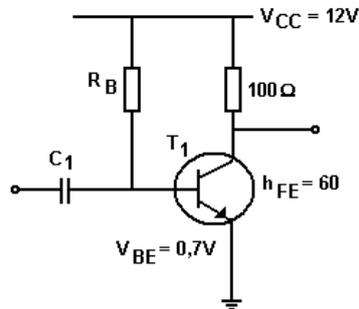
A Figura mostra amplificadores operacionais interligados para constituir um filtro ativo de frequências. Assumindo condições ideais e que o sinal de entrada do filtro é uma onda senoidal, identificar, entre as opções apresentadas, a curva de resposta de frequência do filtro que representa o comportamento do sinal de saída quando o sinal de excitação variar em frequência:



- a. Opção (d)
- b. Opção (c)
- c. Opção (e)
- d. Opção (a)
- e. Opção (b)

QUESTÃO 16

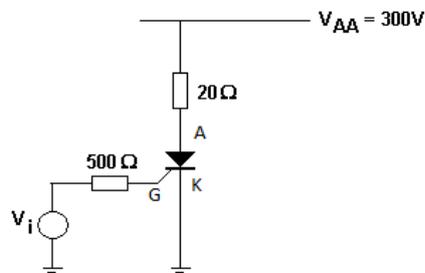
A Figura mostra um amplificador de potência com transistor de tecnologia bipolar. Determinar o valor de R_B que localiza o ponto de operação quiescente Q no centro da linha de carga, assim como a potência dissipada no transistor sem aplicação de sinal de entrada.



- a. 12 k Ω , 180 mW
- b. 4,7 k Ω , 360 mW
- c. 1,7 k Ω , 360 mW (d)
- d. 6 k Ω , 42 mW (e)
- e. 11,3 k Ω , 360 mW

QUESTÃO 17

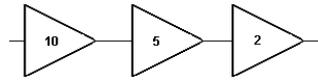
A figura mostra um tiristor de potência acionando uma carga resistiva. A corrente de porta requerida para disparar o tiristor é de 10 mA. Depois que o tiristor disparar, a tensão V_{GK} é de 0,75 V e a tensão V_{AK} é de 2 V. Pede-se determinar o valor de V_i para disparar o tiristor e a sua corrente de anodo.



- a. 3 V e 15 A
- b. 5,75 V e 14,9 A
- c. 5 V, 15 A
- d. 5 V, 3 A
- e. 5,75 V, 15 A

QUESTÃO 18

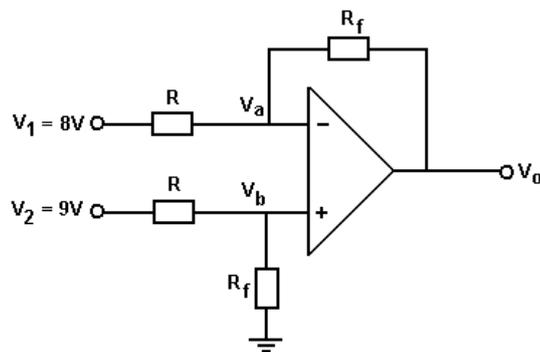
A Figura representa três amplificadores de potência ligados em cascata. O ganho de tensão de cada estágio amplificador está indicado. Supondo condições ideais, sinal de entrada de 10 mV e impedância de saída do sistema de 10Ω , pede-se determinar a potência de saída em dBm.



- a. + 10 dBm
- b. + 40 dBm
- c. + 30 dBm
- d. + 20 dBm
- e. + 50 dBm

QUESTÃO 19

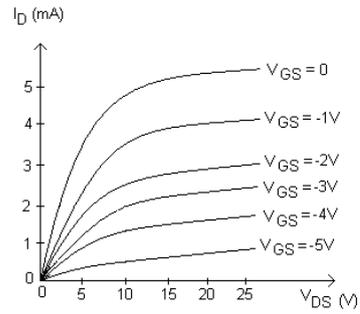
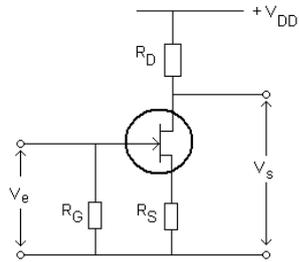
A Figura representa um amplificador operacional na configuração diferencial. Assumindo condições ideais e $R_f / R = 1$, determinar o valor dos sinais V_o , V_a e V_b .



- a. $V_o = -1 \text{ V}$, $V_a = +8 \text{ V}$ e $V_b = +9 \text{ V}$
- b. $V_o = +1 \text{ V}$, $V_a = +1 \text{ V}$ e $V_b = -1 \text{ V}$
- c. $V_o = +1 \text{ V}$, $V_a = +4,5 \text{ V}$ e $V_b = +4,5 \text{ V}$
- d. $V_o = -1 \text{ V}$, $V_a = -1 \text{ V}$ e $V_b = +1 \text{ V}$
- e. $V_o = +1 \text{ V}$, $V_a = +4 \text{ V}$ e $V_b = +4,5 \text{ V}$

QUESTÃO 20

A figura mostra um amplificador de sinais para sensores de processo com JFET, cujas curvas características de dreno estão também disponíveis. Supondo que $V_{DD} = 20\text{ V}$ e $I_{D(sat)} = 4\text{ mA}$, traçar a reta de carga e localizar o ponto de operação quiescente em $V_{DS} = V_{DD} / 2$. Os valores de R_S e R_D deverão ser, respectivamente:



- $R_S = 2,2\text{ k}\Omega$ e $R_D = 5\text{ k}\Omega$
- $R_S = 5\text{ k}\Omega$ e $R_D = 1,5\text{ k}\Omega$
- $R_S = 1,5\text{ k}\Omega$ e $R_D = 3,5\text{ k}\Omega$
- $R_S = 1\text{ k}\Omega$ e $R_D = 4\text{ k}\Omega$
- $R_S = 4,2\text{ k}\Omega$ e $R_D = 5,8\text{ k}\Omega$